#### (19)日本国特許庁(JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号 特開2001-345793 (P2001-345793A)

(43)公開日 平成13年12月14日(2001.12.14)

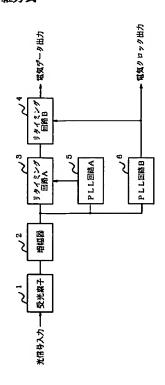
(51) Int.Cl.7		識別記号		FΙ						テーマコード(参考)		
H04L	7/033			H0	4 L	7/02				В	5 K 0 0 2	2
H04B	10/28			H 0	4 B	9/00				Y	5 K 0 4	7
	10/26									В		
	10/14											
	10/04											
			審査請求	有	农簡	項の数6	OL	(全	4	頁)	最終頁的	に続く
(21)出願番号		特顧2000-167720(P2000	(71)	出寫人	000161	253						
						宮城日	本電気	株式会	社			
(22)出願日		平成12年6月5日(2000.6	6. 5)			宮城県	黒川郡	大和四	古	岡字(	雷神2番地	
				(72)	発明者	f 中井	蝟					
						宮城県	黒川郡	大和时	[古]	岡字(	雷神2番地	宫
						城日本	電気株	式会社	忱			
				(74)	代理人	100082	2935					
							京本			外	2名)	
				Fターム(参考) 5K002 AA03 DA05				05				
						51				C11	MM05 MM33	
							MM	50 MM	63			

# (54) 【発明の名称】 タイミング再生方式並びにこれを備えたディジタル中継方式

# (57)【要約】

【課題】入力信号が微小でジッタを含んでいるときでも リタイミング時にデータに誤りを生じさせず、また、ジ ッタ伝達の利得を最小にするリタイミング方式。

【解決手段】光受信器において、光から電気に変換された信号(データ)からクロックを生成するクロック抽出回路(PLL回路)を並列に2つ以上設け、それぞれのPLL回路の低域フィルタ部分のカットオフ周波数を異なるものとし、それぞれのクロック出力によって2段にリタイミングすることにより、光の信号レベルが微小でノイズが大きい状態のときでもジッタ耐力が改善され、多段に構成した中継装置に用いてもジッタ伝達の利得を最小にする。



### 【特許請求の範囲】

【請求項1】 受信信号からのタイミング再生方式であ って、前記受信信号から第1のクロック信号と第2のク ロック信号を生成する2つのクロック抽出手段と、前記 受信信号と前記第1のクロック信号とから第1のタイミ ング再生を行う手段と、前記第1のタイミング再生手段 の出力と前記第2のクロック信号とから第2のタイミン グ再生を行う手段を備えたことを特徴とするタイミング 再生方式。

1

【請求項2】 前記クロック抽出手段が、位相比較回路 10 と低域フィルタと電圧制御発振器とで構成され、前記第 1のクロック抽出手段を構成する低域フィルタの遮断周 波数が前記第2のクロック抽出手段を構成する低域フィ ルタの遮断周波数よりも高いことを特徴とする前記請求 項1記載のタイミング再生方式。

前記受信信号が、光信号を光電変換した 【請求項3】 信号であることを特徴とする前記請求項1記載のタイミ ング再生方式。

【請求項4】 前記受信信号が、光信号を光電変換した 信号であることを特徴とする前記請求項2記載のタイミ ング再生方式。

【請求項5】 前記請求項2記載のタイミング再生方式 を備えた中継器を多段に構成したことを特徴とするディ ジタル中継方式。

【請求項6】 前記請求項4記載のタイミング再生方式 を備えた光中継器を多段に構成したことを特徴とするデ ィジタル中継方式。

### 【発明の詳細な説明】

# [0001]

【発明の属する技術分野】本発明は、低い入力レベル時 30 でもジッタ耐力を改善できる受信信号のリタイミング方 式並びにこれを備えたディジタル中継方式に関する。

#### [0002]

【従来の技術】ディジタル中継方式における受信器、と くに光受信器において、光の信号レベルが微小でかつジ ッタ成分を含んだ信号が入力し、光電変換した信号をリ タイミングする場合、データに誤りを生じさせないため には、受信信号からクロックを抽出する位相同期回路

(PLL回路) の有する低域フィルタのカットオフ周波 数を高くし、データに対する追従性のよいクロックでリ タイミングしなければならない。しかしながら、この方 式ではリタイミングしたデータはジッタが圧縮されてい ないため、ジッタを含んだデータとクロックを出力する ことになり、光受信器のクロック出力を送信用のクロッ クとして使用する中継器のような装置が多段に接続され た構成の伝送システムの場合には、後段にジッタが伝達 されることになりシステム全体として大きなジッタ利得 を持つことになってしまう。ジッタ利得を小さくするた めにはPLL回路の低域フィルタのカットオフ周波数を 低くし、ジッタを圧縮したクロックを生成してリタイミ 50 ットオフ周波数を異なるものとすることにより、光の信

ングを行い、ジッタの影響の無いデータとクロックを出 力しなければならないが、ジッタを圧縮しすぎるとリタ イミング時にデータに誤りが生じるため、ジッタの伝達 利得を小さくしながらなおかつリタイミング時に誤りを 生じさせないようなPLL回路の低域フィルタのカット オフ周波数を決定しなければならなかったので光の信号 レベルが低い場合のジッタ耐力は信号レベルが高い場合 より低下していた。

# [0003]

【発明が解決しようとする課題】本発明の目的はジッタ 伝達の利得を最小にしながら、かつ入力信号が微小でジ ッタを含んでいるときでもリタイミング時にデータに誤 りを生じさせないようにするリタイミング方式並びにこ れを備えたディジタル中継方式を提供することにある。

# [0004]

20

【課題を解決するための手段】本発明の請求項1に係わ る発明のタイミング再生方式は、受信信号からのタイミ ング再生方式であって、前記受信信号から第1のクロッ ク信号と第2のクロック信号を生成する2つのクロック 抽出手段と、前記受信信号と前記第1のクロック信号と から第1のタイミング再生を行う手段と、前記第1のタ イミング再生手段の出力と前記第2のクロック信号とか ら第2のタイミング再生を行う手段を備えたことを特徴 とする。また、本発明の請求項2に係わる発明のタイミ ング再生方式は、前記請求項1に係わる発明記載の前記 クロック抽出手段が、位相比較回路と低域フィルタと電 圧制御発振器とで構成され、前記第1のクロック抽出手 段を構成する低域フィルタの遮断周波数が前記第2のク ロック抽出手段を構成する低域フィルタの遮断周波数よ りも高いことを特徴とする。また、本発明の請求項3に 係わる発明のタイミング再生方式は、前記請求項1に係 わる発明記載の前記受信信号が、光信号を光電変換した 信号であることを特徴とする。また、本発明の請求項4 に係わる発明のタイミング再生方式は、前記請求項2に 係わる発明記載の前記受信信号が、光信号を光電変換し た信号であることを特徴とする。また、本発明の請求項 5に係わる発明のディジタル中継方式は、前記請求項2 に係わる発明記載のタイミング再生方式を備えた中継器 を多段に構成したことを特徴とする。また、本発明の請 求項6に係わる発明のタイミング再生方式は、前記請求 項4に係わる発明記載のタイミング再生方式を備えた光 中継器を多段に構成したことを特徴とする。

#### [0005]

【発明の実施の形態】本発明の実施の形態について図面 を参照して説明する。図1に本発明の一実施例としての 光受信器の構成を示す。本発明は、光受信器において光 から電気に変換された信号(データ)からクロックを生 成するクロック抽出回路(PLL回路)を並列に2つ以 上設け、それぞれのPLL回路の低域フィルタ部分のカ

できる。

号レベルが小さくノイズが大きい状態のときのリタイミ ングにおけるジッタ耐力を改善することを特徴としてい る。

【0006】光受信器に入力された光信号は受光素子1 により光信号から電気信号に変換される。受光素子1は 増幅器2に接続される。増幅器2は受光素子1からの電 気信号をある一定レベルまで増幅する。増幅器2の出力 はリタイミング回路A3、PLL回路A5、PLL回路 B6に接続される。リタイミング回路A3はPLL回路 A 5より送出されたクロックにより増幅器からのデータ 10 をリタイミングし、リタイミング回路B4へ送出する。 PLL回路A5は増幅器2からのデータよりクロック成 分を抽出しリタイミング回路 A 3 ヘクロックを送出す る。PLL回路A5は図2に示すように位相比較器a 7、低域フィルタa8、VCOa9より構成される。リ タイミング回路B4はリタイミング回路A3、PLL回 路B6に接続され、リタイミング回路A3より入力され たデータをPLL回路B6より送出されたクロックを用 いてリタイミングし光受信器の出力としてデータを出力 する。PLL回路B6は増幅器2からのデータよりクロ 20 ック成分を抽出しリタイミング回路 B 4 へ送出するとと もに光受信器の出力としてクロックを出力する。PLL 回路Bは図3に示すように位相比較器b10、低域フィ ルタb11、VCOb12より構成される。

【0007】ここでPLL回路A5, B6の低域フィル タはカットオフ周波数 f cをそれぞれ f c 1、f c 2と するとfcl>fc2という関係で構成されており、P LL回路A5はデータに対する追従性が良いクロックを 生成し、PLL回路B6はデータに対する追従性がPL L回路Aより劣るクロックを生成するようにしている。 【0008】以下、本実施例の動作につき説明する。図 1において光受信器に入力された光は受光素子1により 光信号から電気信号に変換される。変換された電気信号 (データ) は微小なレベルのため、受光素子1に接続さ れた増幅器2によって一定レベルのデータに増幅され る。このとき光の信号レベルが微小であると電気信号に 変換されたあとに光の信号レベルが大きいときよりも雑 音成分を含むことになり増幅器2によって雑音成分も増 幅されることになる。増幅されたデータはリタイミング 回路A3、PLL回路A5、PLL回路B6へ送出され 40 る。

【0009】PLL回路A5は増幅器2より送出されたデータよりクロックを抽出する回路であって、図2のように位相比較器a7、低域フィルタa8、VCOa9より構成される。PLL回路A5の低域フィルタのカットオフ周波数fc1は高くなっておりデータに対する追従性がよいクロックを生成するが、追従性が良いためデータにジッタ成分を含んでいる場合は生成されたクロックもジッタ成分を含んだものが生成される。

【0010】リタイミング回路A3は増幅器2より送出 50

されたデータをPLL回路A5で生成されたクロックを 用いてリタイミングしデータをリタイミング回路B4へ 送出する。PLL回路A5からのクロックはデータに対 する追従性が良いためデータにジッタ成分を含んでいて もリタイミング時にデータに誤りが生じることが少ない が、リタイミングしたデータはジッタ成分を含んだ形に なる。しかし、光の信号レベルが微小(ノイズが大きい 状態)のとき増幅器2からのデータはノイズ成分を含ん でいるが追従性の良いクロックでリタイミングすること

【0011】もし、PLL回路A5のクロックがデータに対する追従性の悪いクロックにした場合、クロックはジッタ成分を含まないがリタイミング回路A5に入力されるデータはジッタ成分とノイズ成分を含んでいるため、データを誤り無くリタイミングできる範囲が非常に狭くなりリタイミング時にデータ誤りが生じる確率が高くなる。

によりノイズ成分を取り除いたデータを出力することが

【0012】PLL回路B6は増幅器2より送出されたデータよりクロックを抽出する回路で図3のように位相比較器b10、低域フィルタb11、VCOb12より構成される。PLL回路B6の低域フィルタのカットオフ周波数fc2は低くなっておりデータに対する追従性は悪いがデータにジッタ成分を含んでいてもジッタを圧縮したクロックを生成しリタイミング回路B4と光受信器のクロック出力へ送出する。

【0013】リタイミング回路B4はリタイミング回路A3より送出されたデータをPLL回路B6で生成されたクロックを用いてリタイミングしデータを光受信器のデータ出力へ送出する。PLL回路B6からのクロックは低域フィルタのカットオフ周波数を低くしているためデータに対する追従性はPLL回路A5より劣るがジッタ成分を圧縮したクロックとなっており、このクロックでリタイミングされたデータはジッタ成分が無い状態で出力される。

#### [0014]

【発明の効果】以上説明したように、本発明のリタイミング方式によれば、その効果として光の信号レベルが微小な状態でもジッタ耐力を改善できることにある。その理由は、2つのカットオフ周波数が異なるPLL回路を持つことにより一度データに対する追従性の良いクロックでリタイミングしノイズ成分を取り除いたあとジッタを圧縮したクロックでリタイミングするため、図4に示すように、従来の方法よりもジッタ耐力が改善できる。また、レピーターとして多段に用いたときのジッタを伝表り、とか可能である。とが可能であることが可能である。とり従来の構成よりも低域フィルタのカットオフ周波数を低くすることが可能であるため、より低周波におけるジッタを抑圧することができる。さらにPLL回路を

特開2001-345793 6

5

並列したことでPLL回路を直列に接続していたときの ジッタ伝達特性の利得加算を防止することができる。

【図面の簡単な説明】

【図1】本発明のリタイミング方式を備えた光受信器の 構成を示す図である。

【図2】本発明の光受信器を構成する第1のPLL回路の構成を示す図である。

【図3】本発明の光受信器を構成する第2のPLL回路の構成を示す図である。

【図4】本発明のリタイミング方式の効果を説明する図 10である。

【符号の説明】

\* 1 受光素子

2 増幅器

3 リタイミング回路A

4 リタイミング回路 B

5 PLL回路A

6 PLL回路B

7 位相比較器 a

8 低域フィルタ a

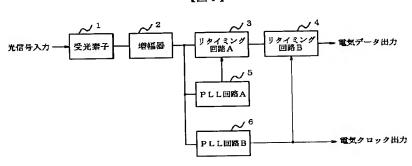
9 VCOa

10 位相比較器 b

11 低域フィルタ b

\* 12 VCOb

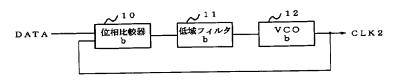
【図1】



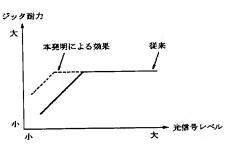
【図2】

DATA 位相比較器 低域フィルタ VCO a CLK1

【図3】



【図4】



フロントページの続き

(51) Int. C1.

識別記号

FΙ

テーマコード(参考)

H O 4 B 10/06 10/00